

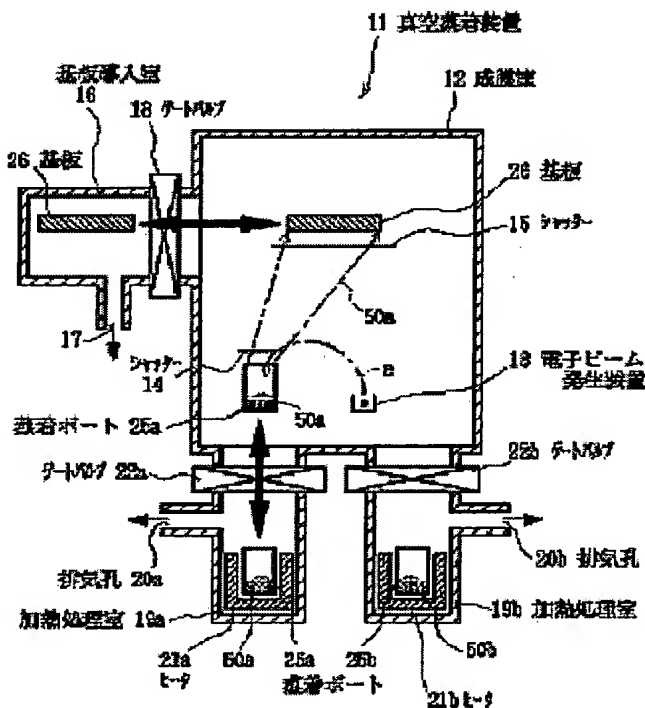
## FILM FORMING DEVICE

<b>Publication number:</b>	JP9256142
<b>Publication date:</b>	1997-09-30
<b>Inventor:</b>	ISHIBASHI TADASHI
<b>Applicant:</b>	SONY CORP
<b>Classification:</b>	
- international:	<b>C23C14/24; C23C14/24;</b> (IPC1-7): C23C14/24
- European:	
<b>Application number:</b>	JP19960087215 19960315
<b>Priority number(s):</b>	JP19960087215 19960315

**Report a data error here**

## Abstract of JP9256142

**PROBLEM TO BE SOLVED:** To provide a film forming device for an organic EL element by which the intrusion of impurities included in a film forming material into a film forming layer is suppressed and its high luminous efficiency, high brightness, long service life and low voltage driving can be realized. **SOLUTION:** The lower part of a vacuum deposition device 11 having a substrate introducing chamber 16 communicated to the side face of a film forming chamber 12 is provided with heat treating chambers 19a and 19b communicated to the film forming chamber 12, a film forming material is previously heated in the heat treating chambers 19a and 19b to vaporize impurities included in this material, which are subjected to discharging treatment to the outside, and after that, the material is transferred to the film forming chamber 12 and is vapor-deposited on a substrate 26.



Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-256142

(43) 公開日 平成9年(1997)9月30日

(51) Int.Cl.<sup>6</sup>

C 2 3 C 14/24

識別記号

庁内整理番号

F I

C 2 3 C 14/24

技術表示箇所

C

審査請求 未請求 請求項の数 8 F D (全 9 頁)

(21) 出願番号 特願平8-87215

(22) 出願日 平成8年(1996)3月15日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 石橋 義

東京都品川区北品川6丁目7番35号 ソニー株式会社内

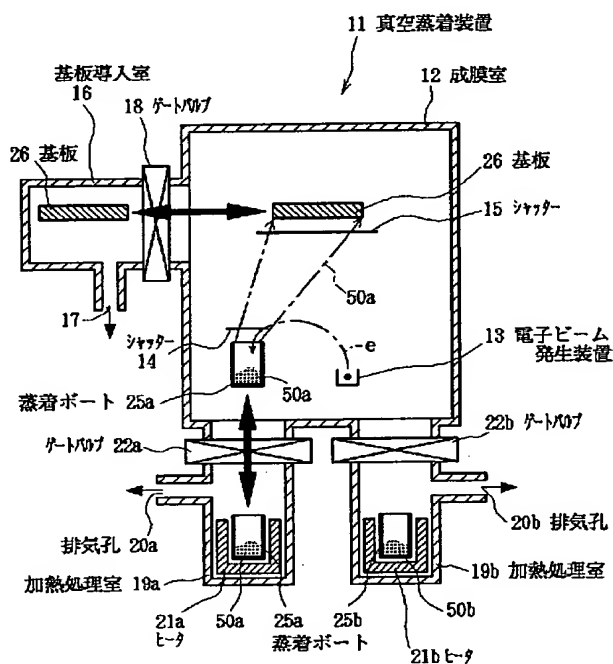
(74) 代理人 弁理士 逢坂 宏

#### (54) 【発明の名称】 成膜装置

#### (57) 【要約】

【課題】 成膜材料に含まれている不純物が成膜層へ混入するのを抑制し、高発光効率、高輝度、長寿命、低電圧駆動を実現できる有機EL素子の成膜装置を提供すること。

【解決手段】 成膜室12の側面に連通する基板導入室16を有する真空蒸着装置11の下部に、この成膜室12に連通する加熱処理室19a、19bを設け、成膜材料をこの加熱処理室19a又は19bで予め加熱して、この材料に含まれている不純物をガス化して外部へ放出処理した後、この材料を成膜室12へ移送して基板6に蒸着する。



**【特許請求の範囲】**

【請求項1】 成膜材料を加熱して飛翔させる成膜領域と、この成膜領域から分離して付設された成膜材料加熱処理領域とを有し、前記成膜領域及び前記成膜材料加熱処理領域が真空状態に保持される成膜装置。

【請求項2】 成膜室と、この成膜室に隣接した成膜材料加熱処理室とが開閉手段を介して連設され、前記成膜材料加熱処理室で加熱処理された成膜材料が、前記開閉手段の開放下で前記成膜材料加熱処理室から前記成膜室へ搬入されかつ更にこの成膜室で加熱されて飛翔する、請求項1に記載した成膜装置。

【請求項3】 成膜材料が、その種類に応じて複数の加熱処理室にそれぞれ収容される、請求項2に記載した成膜装置。

【請求項4】 複数の成膜室が開閉手段を介して連設され、種類の異なる成膜が行えるように構成された、請求項2に記載した成膜装置。

【請求項5】 成膜が乾式成膜法で行われる、請求項1に記載した成膜装置。

【請求項6】 金属蒸着膜を有機結晶基板、無機結晶基板、金属薄膜または有機薄膜等の上に積層するために構成された、請求項1に記載した成膜装置。

【請求項7】 光学的に透明な基体上に透明電極と有機ホール輸送層及び／又は有機電子輸送層と有機発光層とが積層されてなる積層体上に、金属電極が蒸着されるように構成された、請求項6に記載した成膜装置。

【請求項8】 有機電界発光素子の形成用として構成された、請求項7に記載した成膜装置。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】本発明は、成膜装置に関し、例えば、自発光の平面型ディスプレイであって、特に、有機薄膜を電界発光層に用いる有機電界発光ディスプレイに好適な光学的素子の製造に好適な真空蒸着装置に関するものである。

**【0002】**

【従来の技術】近年、マルチメディア指向の商品を初めとして、人間と機械とのインターフェースの重要性が高まってきている。人間がより快適に効率良く機械操作するためには、操作される機械からの情報を誤りなく、簡潔に、瞬時に、充分な量で取り出す必要があり、そのために、ディスプレイを初めとする様々な表示素子について研究が行われている。

【0003】また、機械の小型化に伴い、表示素子の小型化、薄型に対する要求も日々、高まっているのが現状である。

【0004】例えば、ノート型パーソナルコンピュータ、ノート型ワードプロセッサなどの、表示素子一体型であるラップトップ型情報処理機器の小型化には目を見張る進歩があり、それに伴い、その表示素子である液晶

ディスプレイに關しての技術革新も素晴らしいものがある。

【0005】今日、液晶ディスプレイは、様々な製品のインターフェースとして用いられており、ラップトップ型情報処理機器はもちろんのこと、小型テレビや時計、電卓を初めとして、我々の日常使用する製品に多く用いられている。

【0006】これらの液晶ディスプレイは液晶が低電圧駆動、低消費電力であるという特徴を生かし、小型から大容量表示デバイスに至るまで、人間と機械のインターフェースとして、表示素子の中心として研究されてきた。

【0007】他方、自発光性表示素子として、プラズマ表示素子、無機電界発光素子、有機電界発光素子等が研究されている。

【0008】プラズマ表示素子は低圧ガス中でのプラズマ発光を表示に用いたもので、大型化、大容量化に適している。無機電界発光素子は、緑色発光ディスプレイ等が商品化された。

【0009】一方、有機化合物による電界発光現象は、1960年代前半に、強く蛍光を発生するアントラセン単結晶へのキャリア注入による発光現象が発見されて以来、長い期間、研究されてきた。1987年にEastman Kodak社のTangらが低電圧駆動、高輝度発光が可能なアモルファス発光層を有する積層構造の有機薄膜電界発光素子を発表して以来、各方面で、R、G、Bの三原色の発光、安定性、輝度上昇、積層構造、作製方法等の研究開発が盛んに行われている。

【0010】さらに、有機材料の特徴であるが、分子設計等により様々な新規材料が発明され、直流低電圧駆動、薄型、自発光性等の優れた特徴を有する、有機電界発光表示素子のカラーディスプレイへの応用研究も盛んに行われ始めている。

【0011】有機電界発光素子（以下、有機EL素子と称することがある。）は、1 $\mu$ m以下の膜厚であり、電流を注入することにより電気エネルギーを光エネルギーに変換して面状に発光するなど、自発光型の表示デバイスとして理想的な特徴を有している。

【0012】図10は、有機EL素子を製造する際に使用可能な真空蒸着装置の一例を示す概略断面図である。この装置によれば、真空蒸着室としての成膜室41は排気孔（図示省略）によって真空中に排気され、この成膜室41に連通する基板導入室（ロードロック室）16が成膜室41の一方の側面に設けられ、ここから基板6は基板搬送アーム（図示省略）によって矢印の如くに成膜室41に対して搬入若しくは搬出され、基板ステージ（図示省略）に対して載置若しくは離膜される。

【0013】基板導入室16と成膜室41との連通部にはゲートバルブ18が設けられ、基板6は基板搬入口（図示省略）から基板導入室16の中へ搬入された後、この基板導

入室16を排気孔17から排気して内部を真空にし、その後ゲートバルブ18を開いて基板6は、成膜室41の中へ搬入される。

【0014】成膜室41の下部においては、基板ステージに載置された基板6の真下に各種の蒸着ポート25a'、25b'・・・25n'の群25'（蒸着源）が配置されている。蒸着源25'には、基板6上に蒸着させて成膜するための所定の蒸着材料40a、40b・・・40nが収容される。

【0015】蒸着に際しては、シャッタ42、43を仮想線で示す位置から開放し、図示の如く、例えば電子ビーム発生装置13から所定の蒸着源25（電極材料）に対して選択的に電子ビームeを入射させ、その蒸着材料を加熱して蒸発させる。各蒸着源を選択的に加熱してそれぞれの蒸着を行うことにより、それぞれの材料を順次に基板6へ蒸着させるが、基板ステージには蒸着マスクが設けられており、必要に応じて蒸着マスクを変えながら所定の蒸着が行われる。

【0016】上記のようにして、例えば図11のような有機EL素子10が作製される。この有機EL素子10は、透明基板（例えばガラス基板）6上に、ITO（Indium tin oxide）透明電極5、ホール輸送層4、発光層3、電子輸送層2、陰極（例えばアルミニウム電極）1を例えば真空蒸着法で順次製膜したものである。

【0017】そして、陽極である透明電極5と陰極1との間に直流電圧17を選択的に印加することによって、透明電極5から注入されたキャリアとしてのホールがホール輸送層4を経て、また陰極1から注入された電子が電子輸送層2を経て移動し、電子-ホールの再結合が生じ、ここから所定波長の発光18が生じ、透明基板6の側から観察できる。

【0018】発光層3には、例えばアントラセン、ナフタリン、フェナントレン、ピレン、クリセン、ペリレン、ブタジエン、クマリン、アクリジン、スチルベン等の発光物質を使用してよい。これは、電子輸送層2に含有させることができる。

【0019】図12は、別の従来例を示すものであり、この例においては、発光層3を省略し、電子輸送層2に上記の発光物質を含有させ、電子輸送層2とホール輸送層4との界面から所定波長の発光8Aが生じるように構成した有機EL素子10Aを示すものである。

【0020】図13は、上記の有機EL素子の具体例を示す。即ち、各有機層（ホール輸送層4、発光層3又は電子輸送層2）の積層体を陰極1と陽極5との間に配するが、これらの電極をマトリクス状に交差させてストライプ状に設け、輝度信号回路36、シフトレジスタ内蔵の制御回路37によって時系列に信号電圧を印加し、多数の交差位置（画素）にてそれぞれ発光させるように構成している。

【0021】従って、このような構成により、ディスプ

レイとして勿論、画像再生装置としても使用可能となる。なお、上記のストライプパターンを赤（R）、緑（G）、青（B）の各色毎に配し、フルカラー又はマルチカラー用として構成することができる。

【0022】こうした有機EL素子を用いた、複数の画素からなる表示デバイスにおいて、発光する有機薄膜層2、3、4は一般に、透明電極5と金属電極1との間に挟まれており、透明電極5側に発光する。

【0023】しかし、上記のような有機EL素子をはじめとする薄膜素子の製造においては、次の如き問題が存在している。

【0024】例えば、図10に示した真空蒸着装置において、蒸着材料である例えば陰極用のアルミニウムを目的温度で加熱する際、基板6（実際には有機層2が既に成膜されたもの）と蒸着源25との間に少なくとも1つ配されたシャッタを開くまで、蒸着材料は蒸発しても基板に到達はしない。しかし、通常は、蒸着材料が蒸発を始める前に既に蒸着源の温度は数100℃まで達しており、併せて放射熱の作用により、蒸着源周辺の温度も室温から数10～100℃に達してしまう。

【0025】この結果、蒸着源周辺にある各種機構部品（図示省略）や成膜室壁面の吸着水等の不純物を大量にガス化させて成膜室41内に放出することになる。この不純物ガスの一部は基板6上に付着すると、製造された有機EL素子の膜質を劣化させ、その発光効率、輝度、寿命に悪影響を及ぼす。

【0026】このような薄膜内に混入する不純物を除去する試みはいくつかあり、例えば特開平7-282977号公報では、不活性ガス中で有機材料を蒸発させ、純度の高い微粒子薄膜を成膜することによって有機EL素子を作製している。しかしながら、この公知技術は、特にアルミニウム等の金属層の成膜時の不純物除去を行うことはできない。

【0027】

【発明が解決しようとする課題】本発明の目的は、上記のような事情に鑑みてなされたものであって、成膜材料から発生する不純物が成膜層へ混入すること等を効果的に防止若しくは抑制できる成膜装置を提供することにある。

【0028】

【課題を解決するための手段】即ち、本発明の装置は、成膜材料を加熱して飛翔させる成膜領域（例えば後述の成膜室12：以下、同様）と、この成膜領域から分離して付設された成膜材料加熱処理領域（例えば後述の加熱処理室19a、19b：以下、同様）とを有し、前記成膜領域及び前記成膜材料加熱処理領域が真空状態に保持される成膜装置（例えば後述の真空蒸着装置11：以下、同様）に係るものである。

【0029】ここにおいて、上記の「加熱処理」とは、蒸着材料中の不純物ガス等の不純物を放出するための加

熱処理を意味する。

【0030】この場合、特定の成膜材料が成膜室とは別の加熱処理室（加熱処理領域）で予め加熱処理された後に成膜室（成膜領域）へ配されてよいし、或いは成膜室を成膜領域と加熱処理領域に区分し、この加熱処理領域で加熱処理後に成膜領域に配されてもよい。

【0031】また、上記の「真空状態」とは、高真空であることが望ましいが、これ以外にも、いわゆる反応蒸着（反応ガス供給下での蒸着）も含むことを意味している。

【0032】

【発明の実施の形態】本発明による成膜装置においては、成膜室と、この成膜室に隣接した成膜材料加熱処理室とがゲートバルブ等の開閉手段を介して連設され、前記成膜材料加熱処理室で加熱処理された成膜材料が、前記開閉手段の開放下で前記成膜材料加熱処理室から前記成膜室へ搬入されかつ更にこの成膜室で加熱されて飛翔するように構成することが望ましい。

【0033】この場合、成膜材料が、その種類に応じて複数の加熱処理室にそれぞれ収容されてよい。

【0034】そして、複数の成膜室（例えば後述の成膜室12A、12B）がゲートバルブ等の開閉手段を介して連設され、有機薄膜及び無機薄膜等の種類の異なる成膜が行えるように構成されることが望ましい。

【0035】上記の成膜は、真空蒸着法、エレクトロンビーム（EB）法、分子線蒸着（MBD）法、分子線エビタキシー（MBE）法等の乾式成膜法で行われることが望ましい。

【0036】また、上記の成膜装置は、アルミニウム等の金属蒸着膜を有機結晶基板、無機結晶基板、金属薄膜または有機薄膜等の上に積層するために構成するのに好適である。

【0037】また、上記の成膜装置は、光学的に透明な基体上に透明電極と有機ホール輸送層及び／又は有機電子輸送層と有機発光層とが積層されてなる積層体上に、金属電極が蒸着されるように構成するのに好適な装置となる。

【0038】これにより、有機電界発光素子の形成用として好適に構成される。

【0039】

【実施例】以下、本発明の実施例を詳細に説明する。

【0040】図1は、本発明の第1の実施例による真空蒸着装置11の概略断面図である。

【0041】図示の如く、この真空蒸着装置11は、成膜室（蒸着室）12及び基板導入室（ロードロック室）16は前述した図10の従来例と概ね同じような構成になっており、前述した従来例と同様、矢印で示すように基板26は基板導入室16から成膜室12に対して搬入若しくは搬出される。これは、後述の実施例においても同じである。しかし、本実施例の特徴は、成膜室12の下部に蒸着源の加

熱処理室19a、19bがロードロック室として連設されていることである。

【0042】蒸着材料は、蒸着若しくは昇華温度が種類毎に異なる場合が多い。そして、蒸着は、そうした蒸着材料を加熱して蒸発させるものであるが、前述したように、この加熱により蒸着源は数100℃に熱せられると共に、蒸着源が成膜室12内にあるとその周辺の温度は数10～100℃に上昇する。

【0043】従って、蒸着源周辺に吸着水等が存在する場合は、蒸着温度に達する以前に前記吸着水や吸着酸素等がガス化して、不純物として成膜室12内に大量に放出され、その一部が基板6に付着し、蒸着されようとする材料中に混入し、悪影響をもたらすことになる。

【0044】まして、図10に示したように、蒸着源25を成膜室12内に並べて配置すれば、この中に例えば蒸着温度の高い金属等が含まれている場合には、この金属の蒸着による高温度化に伴って有機膜を劣化させると共に、この金属材料の蒸着以前に、この金属の有している不純物のガス化のみに限らず、他の蒸着材料までが加熱を受けてこの材料に含まれている不純物がガス化し、更に悪影響に拍車をかける結果となる。

【0045】本実施例は上記のような悪影響を排除するものであり、図1に示すように、加熱処理室19a、19bが、成膜室12の下部にそれぞれの真空状態を保持できるように連設若しくは付設され、ゲートバルブ22a、22bにより連通部がそれぞれ選択的に遮断されている。

【0046】そして、加熱処理室19a、19bにはそれぞれ抵抗加熱方式のヒータ21a、21b及び排気孔20a、20bが設けられており、各加熱処理室での加熱により蒸着源25a、25bの互いに種類の異なる蒸着材料50a、50bから発生した不純物ガスは排気孔20a、20bから排出するようになっている。ここでは、加熱処理室は2個示したが、必要な個数を適宜配置することができる。

【0047】次に、本実施例による真空蒸着装置11を用いる真空蒸着の手順を図2～図4により説明する。

【0048】蒸着材料50a、50bを収容した蒸着ポート25a、25bは、図2に示すように、図示省略した搬入口から、成膜室11とはゲートバルブ22a、22bで分離された高真空の加熱処理室19a、19bの中へ搬入され、ヒータ21a又は21bによって加熱する。この加熱により、蒸着材料50a、50bが蒸着若しくは昇華しない程度の温度まで昇温され、蒸着材料に含まれている吸着水等の不純物を加熱処理室19a、19bの中でガス化（蒸発）させ、排気孔20a、20bから排出する。

【0049】この加熱処理後は、加熱処理室を真空に保持したままゲートバルブ22a、22bを開き、図3のように、各加熱処理室毎に設けられている昇降装置（図示省略）によって仮想線位置から成膜室12内へ蒸着ポート25a又は25b（例えば25a）を搬入する。従って、不純物のない純粋な蒸着源のみが搬入される。一方、基板26も

既述したようにして基板搬入室16から成膜室12の中へ搬入する。

【0050】続いて、図4に示すように、電子ビーム発生装置13により、蒸着材料50aを蒸着温度にまで加熱し、シャッタ14及びシャッタ15を開放して蒸着材料を飛翔させ、基板26上に蒸着させる。

【0051】蒸着終了後は、真空を保持したままゲートバルブ22aを開放して蒸着ボート25aを加熱処理室19a内に戻し、次の蒸着材料50bを例えば加熱処理室19bから上記と同じ要領で成膜室12内へ搬入し、同じ要領で順次蒸着を行う。なお、蒸着終了後は、基板搬入室16へ移し、ここから装置外へ取り出すことができる。

【0052】本実施例による真空蒸着装置11は、上記のような構成と操作手順により蒸着膜を成膜するものであるが、例えば昇華温度の高い金属を蒸着源として用いる場合、半導体装置の配線等の作製に好適である。

【0053】例えば、図5(a)に示すように、半導体装置の基板26の上に配線用のアルミニウム等の金属膜27を蒸着したり(この場合は蒸着源は1つでよい。)、或いは図5(b)のように、金属配線27と基板26との接着性を高めるために下地材料としての金属層28を介在させる場合に両層28と27を順次蒸着する(この場合は蒸着源は2つとする。)ことができる。

【0054】本実施例によれば、加熱処理室19a、19bにおいて予め蒸着材料が蒸着されない程度の温度まで加熱し、不純物ガスを放出させてしまうと共に、成膜室12の中に搬入する蒸着源25a、25bはもはや不純物を殆ど含まない蒸着源となる。従って、成膜室12では、蒸着膜中に不純物が混入することを最大限に抑制し、純度の高い蒸着が可能になる。

【0055】しかも、加熱処理室19a、19bと成膜室12との間での蒸着源の搬送は、両室を真空に保持したまま、或いは両室の真空保持を独立して行えることから、成膜室12を大気に曝すことなしに蒸着材料を交換することができ、成膜室12内の汚染の防止、大気中の酸素等による悪影響の防止と共に作業の能率化にとって有利である。

【0056】図6は、本発明の第2の実施例による真空蒸着装置51を示す概略断面図である。

【0057】この真空蒸着装置51は、図示の如く、上記した第1の実施例と同様に構成された装置12Aに別の成膜室12Bを連結路23を介して連結したものであり、連結路23にはゲートバルブ24が設けられている。そして、連結路23には基板6の搬送手段(図示省略)が設けられ、この搬送手段により基板6は成膜室12Aと12Bとの間を矢印のように移送するようになっている。

【0058】成膜室12Aにおいては、前記した第1の実施例と同様な金属膜の蒸着を行うことができる。そして、連結した成膜室12Bにおいては、図10に示した従来例と同じような有機薄膜の蒸着を行うことができる。従

って、例えば、成膜室12Aにおいては、蒸着温度の高いアルミニウム等の金属材料の成膜を行い、他方の成膜室12Bにおいては、蒸着温度の比較的低い有機材料の成膜を行う。

【0059】従って、この真空蒸着装置51は有機EL素子の作製に好適であり、これにより、図7に示すような有機EL素子9を、例えば下記のような手順により合理的、効率的に作製できる。

【0060】図7は、図8の如く、ガラス基板6上にドット状に多数形成された画素PXの一つを示したものであってよい。

【0061】この有機EL素子9は、図7に示すように、ガラス基板6上にITO(Indium Tin Oxide)からなる透明電極5(アノード)、ホール輸送層4、電子輸送層を兼ねた発光層3、及びアルミニウムからなる電極1(カソード)が積層されたものであり、シングルヘテロ型の積層体を構成している。

【0062】なお、図7に示した構造は、電子輸送層2が図11に示したように、独立して設けられているダブルヘテロ型の有機EL素子にも適用することができる。

【0063】図8は、上記した真空蒸着装置51により作製した有機EL素子9の具体例を示す平面図である。即ち、サイズLが30mm×30mmのガラス基板6上に、サイズlが2mm×2mmのITO透明電極5を上記した真空蒸着装置により約100nmの厚さで蒸着後に、全面にSiO<sub>2</sub>30を蒸着し、これを所定の画素パターンにエッチングして多数の開口31を形成し、ここに透明電極5をそれぞれ露出させる。

【0064】従って、SiO<sub>2</sub>によって2mm×2mmの発光領域(画素)PXを露出させた図8の基板6を基板搬入室16から成膜室12Aを経由して成膜室12Bの中へ入れ、露出部以外を遮蔽した蒸着マスクを用いて各有機層4、3を順次蒸着で形成する。しかる後、成膜室12Aへ移し、ここで金属電極1を蒸着で形成する。各成膜室12B及び12Aでの蒸着は、前者については通常の方法(抵抗加熱:抵抗加熱装置は図示省略)で、後者については上記した第1の実施例で述べたようにして行う。

【0065】即ち、まず、成膜室12Bの基板ステージに載置した基板6の露出部に対し、上記と同じ蒸着マスク(図示省略)を用いて、例えば蒸着ボート25c内のTPD(N,N'-ジフェニル-N,N'-ジ(3-メチルフェニル)4,4'-ジアミノビフェニル)50cを抵抗加熱による真空蒸着法により真空中で約50nmの厚みに蒸着し(蒸着速度20~40Å/sec)、ホール輸送層4を形成する。図6には、蒸着材料の飛翔状況を仮想線で示した(なお、15Bはシャッタである)。

【0066】続いて、同じ蒸着マスクのままで、上記の如く蒸着されたホール輸送層4の上に、蒸着ボート25dから例えばアルミニウム-キノリン錯体であるAlq<sub>3</sub>(トリス(8-キノリノール)アルミニウム)50dを約

50nmの厚みに蒸着し（蒸着速度20~40Å/sec）、発光層（電子輸送層も兼ねたもの）3を形成する。

【0067】これにより、同じ成膜室12Bの中での有機層を成膜し、次にゲートバルブ24を開き、基板6を成膜室12A側へ移し、前述した第1の実施例と同じ要領により、上記の有機層と同じ型のマスクを用いて、上記の発光層3の上にカソード電極としてアルミニウムを約2kÅの厚みに蒸着して（蒸着速度11~13Å/sec）、金属電極1を形成する。

【0068】本実施例によれば、上述した第1の実施例と同様に、蒸着温度の高い金属電極1用の蒸着材料50aが予め加熱処理室19aにおいて加熱され、不純物ガスを放出した後に成膜室12A内に移送され、有機薄膜上に蒸着されるので、既に成膜されている有機薄膜に不純物を付着させたり、混入させることもなく、有機薄膜の膜質を良好に保ちつつ電極1を成膜できる。

【0069】こうして、発光効率、輝度共に高く、長寿命で低電圧駆動の可能な有機EL素子を得ることができる。その他、上述した第1の実施例と同様の優れた効果を得ることができる。

【0070】更に、本実施例では基板導入室16から挿入した基板6は、成膜室12Aを経由して成膜室12Bへ搬入され、ホール輸送層4及び発光層3を成膜後に成膜室12Aへ移して金属電極1を形成したが、図6のようにそれぞれの成膜室に別々の基板6A、6Bを入れ、一方の成膜室12Bでは有機材料を成膜し、他方の成膜室12Aでは無機材料の成膜を同時に行えば、一層効率的であり、能率的な作製を行うことが可能になる。

【0071】図9は、本発明の第3の実施例による真空蒸着装置61を示す概略断面図である。

【0072】この例は、図示のとおり、上記した第2の実施例における加熱処理室19a又は19bを設けず、この代わりに、蒸着材料50aを加熱処理してガスを放出する工程を成膜室12A内において仕切り板33を用いて行っている。

【0073】即ち、基板6は、基板導入室16から成膜室12Aを経由して成膜室12Bの中へ搬入されてステージ機構（図示省略）に載置され、上記した第2の実施例と同様にマスクが掛けられる。成膜室12Bのステージ機構の下方には、有機材料を入れた所定数の蒸着ポート25c~25nが配置されており、図示の如く、シャッター32B及び34を開放して、抵抗加熱装置（図示省略）により選択的に加熱して順次有機層を成膜し、積層する。

【0074】有機層の蒸着を終了した基板6は、次に成膜室12Aのステージ機構（図示省略）に移され、上記した第2の実施例と同様にマスク掛けした後で、この上に金属電極1を蒸着する。ここにおいて、本例の場合は、前述した各実施例の場合と異なり、成膜室12Aを蒸着領域12A'と蒸着材料加熱処理領域19a'とに仕切るための仕切り板33（仮想線で図示）によって両領域を独立し

て真空中に保持し、昇華温度の高い金属材料は加熱処理領域19a'で予め加熱されて排気孔20cからガス出しされる。しかる後に、仕切り板33を除去し、加熱源（これは電子ビーム発生装置13であってよいが、抵抗加熱方式のヒータであってもよい。）によって蒸着源50aを加熱して基板6上に金属を蒸着する。

【0075】この例の場合も、金属材料50aから発生する吸着水等による不純物ガスは、蒸着前に排気孔20cから排出させている。そして、この間は、仕切り板33で加熱処理領域19a'から成膜領域12A'が遮断されているので、不純物ガスが基板6上に付着することはない。

【0076】従って、この例によっても、金属電極1の蒸着に伴う有機層の劣化を防止できる等、上記した第2の実施例と同様の効果が得られる上に、加熱処理室を付設しなくてもよいために装置構成がより簡略化される。また、蒸着材料の加熱処理及び蒸着中に亘って蒸着ポートを移動させる必要もなく、同じ加熱源を使用することができる。

【0077】以上、本発明の実施例を説明したが、上述した実施例は本発明の技術的思想に基づいて各種の変形が可能である。

【0078】例えば、成膜室の形状や構成は上述した実施例以外の形態を採ることもできる。上記の実施例においては、基板6の成膜室への搬入は、第2及び第3の実施例のように成膜室を連設する場合も、基板導入室16を介して行ったが、複数の成膜室を連設する場合は基板導入室とは反対側の成膜室にも基板導入又は導入室を設けてもよい。

【0079】また、蒸着材料加熱処理室の個数は目的に応じて、1つでもよいし、2つまたはそれ以上であってよいが、複数設けるときは成膜室の下部において適宜に配置できる。また、複数の成膜室を連設する場合は、2個に限らず、それ以上の成膜室を連設することもできる。そしてこの場合、成膜室の配列は直線的に列をなしていてもよく、又は環状に列をなしていてもよく、これにより、流れ作業的に順次成膜する方式とすることも可能になる。更に、環状配列の場合は、その中央部に各成膜室に共用の基板搬送機構を設け、これを共通に使用できるメリットもある。

【0080】また、上述の実施例においては、加熱処理室を成膜室の下部に連設する形で設けたが、その側方に設けてもよい。この場合、複数の成膜室を設けるときは、上、下に連設してよい。そして、加熱処理室と成膜室との間、複数の成膜室間での基板の搬送は搬送アーム等の公知の手段で行える。

【0081】上述した蒸着膜は、各種の基板、例えば上述した基板以外にも樹脂あるいは有機結晶基板や無機結晶基板上に成膜できる。

【0082】なお、上述した実施例は、モノカラー用の有機EL素子を主として説明したが、発光材料を選択す

ることによって、R、G、Bの三色を発光するフルカラー用、又はマルチカラー用の有機EL素子を上述した装置で作製することができる。その他、本発明は、有機EL素子、液晶ディスプレイ、プラズマ表示素子等のディスプレイ用としてだけでなく、光源用としても使用可能な有機EL素子に適用できると共に、他の光学的用途にも適用することができる。

#### 【0083】

【発明の作用効果】本発明は、上述した如く、成膜材料を加熱して飛翔させる成膜領域と、この成膜領域から分離して付設された成膜材料加熱処理領域とを有し、前記成膜領域及び前記成膜材料加熱処理領域が真空状態に保持されるので、成膜材料に含まれる不純物が前記加熱処理領域での加熱処理によって放出され、不純物が成膜領域に持ち込まれることが最大限に抑制され、膜質の良い膜を形成できる。

【0084】しかも、成膜材料加熱処理領域が成膜領域とは分離して設けられているので、両領域の真空保持を独立に行え、成膜領域を大気に曝すことになしに成膜材料を交換でき、汚染防止、作業の能率化を図ることができる。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施例による真空蒸着装置の概略断面図である。

【図2】同真空蒸着装置の操作の一段階を示す概略断面図である。

【図3】同真空蒸着装置の操作の他の一段階を示す概略断面図である。

【図4】同真空蒸着装置の操作の更に他の一段階を示す概略断面図である。

【図5】同真空蒸着装置によって作製した半導体装置を示し、(a)はその一例の概略断面図、(b)は他の一例の概略断面図である。

【図6】本発明の第2の実施例による真空蒸着装置の概略断面図である。

【図7】同真空蒸着装置によって作製した有機EL素子の概略断面図である。

【図8】同有機EL素子の具体例を示す平面図である。

【図9】本発明の第3の実施例による真空蒸着装置の概略断面図である。

【図10】従来例による真空蒸着装置の概略断面図である。

【図11】同真空蒸着装置で作製された有機EL素子を示す概略断面図である。

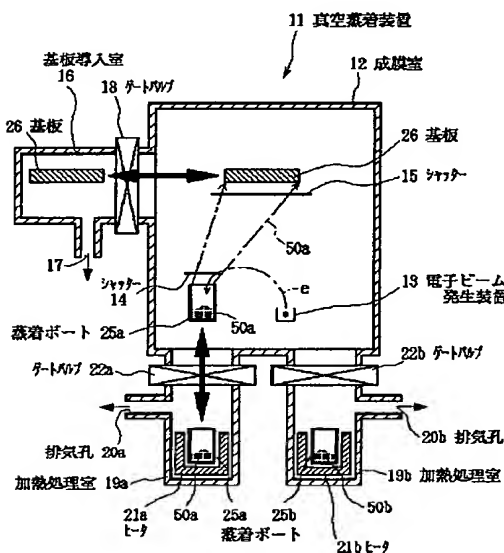
【図12】同真空蒸着装置で作製された他の有機EL素子を示す概略断面図である。

【図13】同有機EL素子の具体例を示す概略斜視図である。

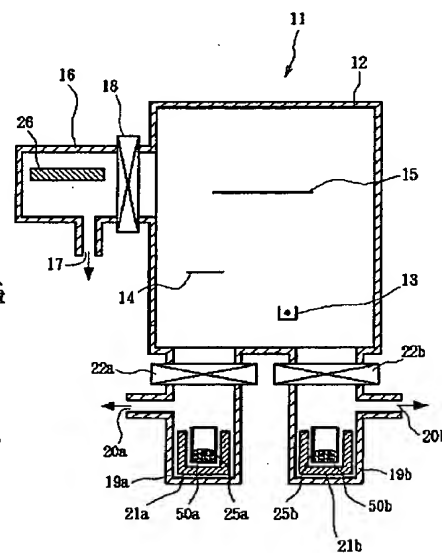
#### 【符号の説明】

1…電極(カソード)、2…電子輸送層、3…発光層、4…ホール輸送層、5…ITO透明電極(アノード)、6、26…基板、11、51、61…真空蒸着装置、12、12A、12B…成膜室、12A'…成膜領域、13…電子ビーム発生装置、14、14A、14B、15、15A、15B、32A、32B、33、34…シャッタ、16…基板導入室、17、20a、20b、20c…排気孔、18、22a、22b、24…ゲートバルブ、19a、19b…加熱処理室、19a'…加熱処理領域、21a、21b…ヒータ、25、25a～25n…蒸着ポート、27…金属配線、28…下地用金属膜、50a、50b、50c、50d…蒸着材料

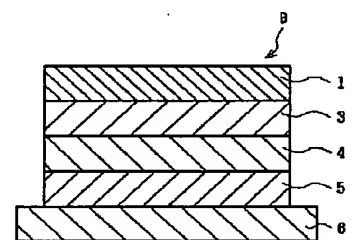
【図1】



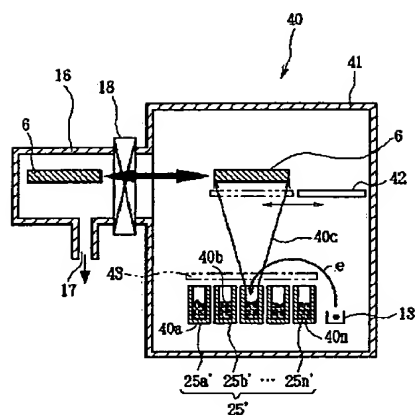
【図2】



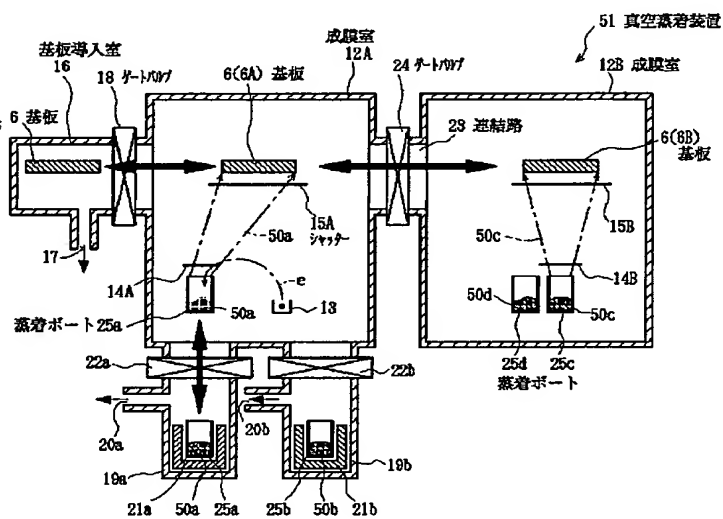
【図7】



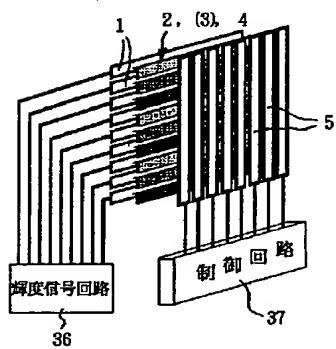
【図 10】



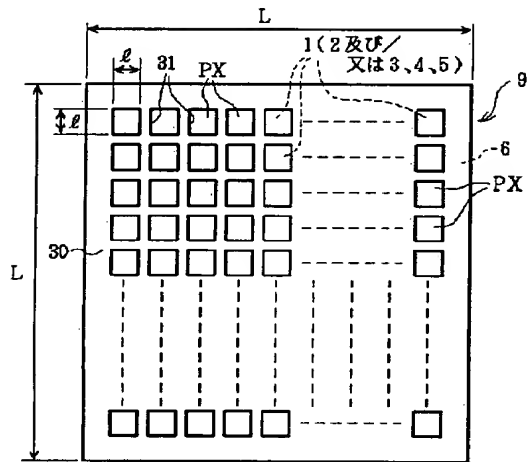
【図6】



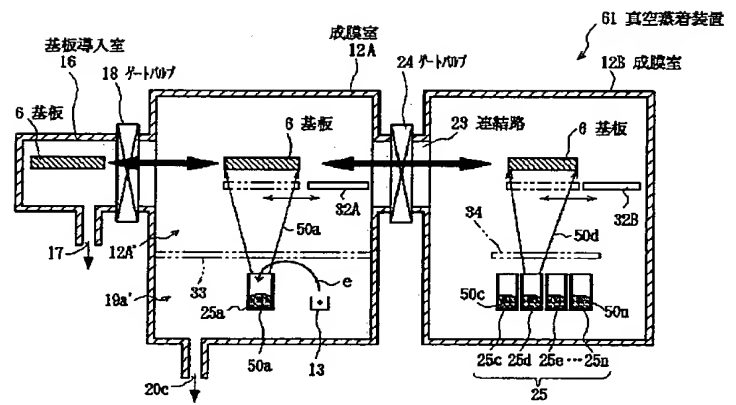
【図13】



【図8】



【図9】



【図12】

【図11】

